Министерство образования и науки Российской Федерации Федеральное агентство по образованию

Федеральное государственное бюджетное образовательное учреждение высшего образования

«Вятский государственный университет»

Факультет автоматики и вычислительной техники

Кафедра электронных вычислительных машин

**Синтез 2-х разрядного компаратора**

Контрольная работа

по курсу «Схемотехника ЭВМ»

Выполнили студенты группы ИВТб-21\_\_\_\_\_\_\_\_\_\_\_\_/Жеребцов К.А/

Проверил преподаватель /Мельцов В.Ю./

Киров 2022

**Цель работы:** реализовать 2-х разрядный компаратор на логических элементах в базисе И-НЕ.

**Синтез:**

d2 – A>B

d1 – A=B

d0 – A<B

Таблица истинности:

|  |  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- | --- |
| a1 | a0 | b1 | b0 | d2 | d1 | d0 |
| 0 | 0 | 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 | 1 | 0 | 0 |
| 1 | 0 | 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 | 1 | 0 |

Минимизированные КУ:

d2 = a1¬b1 V a1a0¬b0 V a0¬b1¬b0

d1 = ¬a1¬a0¬b1¬b0 V ¬a1a0¬b1b0 V a1¬a0b1¬b0 V a1a0b1b0

d0 = ¬a1b1 V ¬a1¬a0b0 V ¬a0b1b0

Переведем КУ в базис Шеффера:

d2 = ¬ ¬ (a1¬b1 V a1a0¬b0 V a0¬b1¬b0) = ¬ (¬(a1¬(b1b1)) \*

¬ (¬ ¬(a1a0) ¬(b0b0)) \* ¬(a0 ¬ ¬(¬(b1b1) ¬(b0b0))))

d1 = ¬ ¬(¬a1¬a0¬b1¬b0 V ¬a1a0¬b1b0 V a1¬a0b1¬b0 V

a1a0b1b0) = ¬(¬ (¬(a1a1) ¬(a0a0) ¬(b1b1) ¬(b0b0)) ¬(¬(a1a1)a0¬(b1b1)b0)

¬(a1¬(a0a0)b1¬(b0b0)) ¬(a1a0b1b0))

d0 = ¬ ¬ (¬a1b1 V ¬a1¬a0b0 V ¬a0b1b0) = ¬( ¬(¬(a1a1)b1) ¬ (¬(a1a1) ¬(a0a0)b0) ¬ (¬a0a0)b1b0)

**Вывод:**

В ходе выполнения данной лабораторной работы был реализован 2-хразрядный компаратор в базисе Шеффера (И-НЕ).